

走査型容量顕微鏡によるMOSFET動作時の不純物分布計測

東芝研究開発センター¹⁾, 京都大学大学院工学研究科²⁾, 京都大学国際融合創造センター³⁾
 臼田宏治¹⁾, 木村建次郎²⁾, 小林圭³⁾, 山田啓文²⁾

現代の高度情報化社会を支えるSi-LSIの基本構成素子であるMOSFETは、その主要な素子寸法：ゲート長やゲート絶縁膜厚をnmオーダで制御する必要がある。また、Fin-MOSFETなどの新構造素子の開発も急ピッチで進められており、素子性能を直接支配するチャンネルのキャリア密度プロファイル変化を、直接評価する手法の開発が求められている。このような背景の下、本研究では、独自に開発を進めてきた走査型容量原子間力顕微鏡(Scanning Capacitance Force Microscopy: SCFM) および走査型容量顕微鏡(Scanning Capacitance Microscopy: SCM)の特徴を生かし、動作中MOSFETにおける2次元キャリア密度プロファイルの計測技術を実現した。

SCFM[1-3]は、AFMの探針 - 試料間に角周波数 ω の交流バイアス電圧を印加し、探針 - 試料間に誘起される静電気力に含まれる角周波数 3ω の振動成分(振幅が微分容量の大きさ：キャリア密度、位相が微分容量の極性：キャリアの種類)を検出して探針 - 半導体試料間の容量変調成分($\partial C/\partial V$)をする手法である。高周波容量センサーを用いて電氣的に容量変調成分($\partial C/\partial V$)を検出するSCMとは異なり、AFMの高い力検出感度を直接利用することができる。接触・非接触モードのいずれでも動作し、半導体素子評価で広く用いられるC-V測定と同じオーダの周波数帯にて評価が可能な点も特徴である。

一方、LSIウェハ内の特定のMOSFETチャンネル内キャリアプロファイルを、その素子を動作させながら評価させるため、集束イオンビームアシスト蒸着法(FIB-AD)による立体配線加工技術を検討した。最初に、FIBエッチングにより基板表面から基板内部の任意のMOSFETのソース・ゲート・ドレイン電極に達する数百nm程度の開口をそれぞれ設け、その後、同じくFIB-ADを用いたW堆積による開口部の埋め戻しと試料上の引き出しワイヤー形成を行い、外部電極と接続した。続いて、各ワイヤーと電極を保持したまま、所望のデバイス断面を劈開によって露出させた後、最後に断面の精密研磨を行って試料を完成させた。そこで、本手法を用いて作成したLSIチップのMOSFETのソース、ゲートとドレイン電極にそれぞれ独立にバイアスを印加してMOSFET動作(静特性)と同等の状況の再現を試みた所、図1に示すように、MOSFET断面のチャンネル領域において、基板方向への2次元的反転層形成を示唆するキャリア密度プロファイルを観測することに成功した[4]。

以上より、今回検討した新容量顕微鏡法と特定のトランジスタへの配線加工技術の組み合わせを用いれば、今後開発される超微細な新型MOSFET動作時のキャリアプロファイルの取得が可能であり、結果、素子動作の詳細な理解、解析に貢献できると期待される。

(References)

- 1, K. Kobayashi, H. Yamada, and K. Matsushige, Appl. Phys. Lett. 81, 2629 (2002).
- 2, K. Kimura, K. Kobayashi, H. Yamada, and K. Matsushige, Appl. Surf. Sci. 210, 93 (2003).
- 3, K. Kimura, K. Kobayashi, H. Yamada, K. Usuda and K. Matsushige, J. Vac. Sci. Technol. B 23, 1454 (2005).
- 4, K. Kimura, K. Kobayashi, H. Yamada, K. Matsushige, and K. Usuda, J. Vac. Sci. Technol. B 24, 1371 (2006).

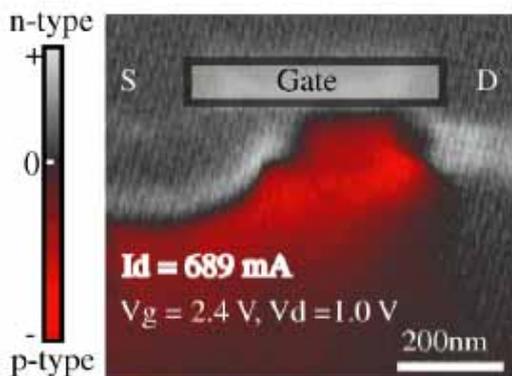


図1. V_d, V_g を制御しながら測定したSCM像